

## STAGE FOR SEMICONDUCTOR WAFER PROBER

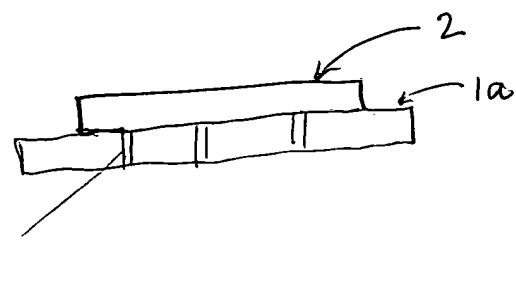
Patent Number: JP63151034  
Publication date: 1988-06-23  
Inventor(s): HISHII TOSHISUKE  
Applicant(s): NEC CORP  
Requested Patent: JP63151034  
Application Number: JP19860299360 19861216  
Priority Number(s):  
IPC Classification: H01L21/66; H01L29/84  
EC Classification:  
Equivalents:

### Abstract

**PURPOSE:** To make it possible to measure the pressure sensitivity characteristic of a semiconductor pressure sensor in a wafer state, by providing a porous sintered metal body having air holes communicated to the cavity of the main body of a stage, a sucking hole for sucking the surface of a wafer, and a temperature control mechanism.

**CONSTITUTION:** When the pressure sensitivity characteristic of a semiconductor pressure sensor is measured, a silicon wafer 2, on which circuits and diaphragms are formed, is mounted on a stage surface 1a. A diaphragm part 3 thereof is aligned with a sintered metal body 4. When evacuation is performed through a cavity 5, a vacuum pressure is supplied to the diaphragm part 3 through the sintered metal body 4 having countless air holes. The silicon wafer 2 is fixed to the stage surface 1a by the evacuation through a sucking hole 8. The temperature of the stage surface 1a is adjusted by current conduction to a heater 9 or by sending refrigerant into a cooling pipe 10. Thus the pressure sensitivity of the semiconductor pressure sensor is measured. the pressure sensitivity characteristic of the semiconductor pressure sensor can be measured in a wafer state without separating the semiconductor wafer into chips and without assembling stems.

Data supplied from the esp@cenet database - I2



*\* Missing ceramic & conductive  
layer. Let see drawing*

PAT-NO: JP363151034A  
DOCUMENT-IDENTIFIER: JP 63151034 A  
TITLE: STAGE FOR SEMICONDUCTOR WAFER PROBER  
PUBN-DATE: June 23, 1988

INVENTOR- INFORMATION:

NAME  
HISHII, TOSHIKUKE

ASSIGNEE- INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP61299360

APPL-DATE: December 16, 1986

INT-CL (IPC): H01L021/66, H01L029/84

US-CL-CURRENT: 324/719, 438/53 , 438/FOR.412

ABSTRACT:

PURPOSE: To make it possible to measure the pressure sensitivity characteristic of a semiconductor pressure sensor in a wafer state, by providing a porous sintered metal body having air holes communicated to the cavity of the main body of a stage, a sucking hole for sucking the surface of a wafer, and a temperature control mechanism.

CONSTITUTION: When the pressure sensitivity characteristic of a semiconductor pressure sensor is measured, a silicon wafer 2, on which circuits and diaphragms are formed, is mounted on a stage surface 1a.

A diaphragm part 3 thereof is aligned with a sintered metal body 4. When evacuation is performed through a cavity 5, a vacuum pressure is supplied to the diaphragm part 3 through the sintered metal body 4 having countless air holes. The silicon wafer 2 is fixed to the stage surface 1a by the evacuation through a sucking hole 8. The temperature of the stage surface 1a is adjusted by current conduction to a heater 9 or by sending refrigerant into a cooling pipe 10. Thus the pressure sensitivity of the semiconductor pressure sensor is measured. the pressure sensitivity characteristic of the semiconductor pressure sensor can be measured in a wafer state without separating the semiconductor wafer into chips and without assembling stems.

COPYRIGHT: (C)1988,JPO&Japio

## ⑫ 公開特許公報 (A)

昭63-151034

⑬ Int.Cl.

H 01 L 21/66  
29/84

識別記号

庁内整理番号

7168-5F  
Z-6819-5F

⑬ 公開 昭和63年(1988)6月23日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体ウェハープローバー用ステージ

⑮ 特願 昭61-299360

⑯ 出願 昭61(1986)12月16日

⑰ 発明者 菊井 利祐 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代理人 弁理士 菅野 中

## 明細書

ステージに関する。

## 1. 発明の名称

半導体ウェハープローバー用ステージ

## 2. 特許請求の範囲

(1) 内部を空洞化したウェハープローバー用ステージ本体に、該空洞を外部から真空吸引する機構と、本体のステージ面に搭載される被測定半導体ウェハー上のチップ形成範囲に対応した位置に形成した前記空洞に連通する空孔を有する多孔質の焼結金属体と、該多孔質の焼結金属体とは別に前記半導体ウェハーの面を吸引するための少なくとも1つ以上の吸着孔と、ステージ面上の温度を制御する温度制御機構とを有することを特徴とする半導体ウェハープローバー用ステージ。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は、半導体ウェハー上に形成された各チップの特性を測定する半導体ウェハープローバー用ステージ、特に半導体圧力センサの圧力感度の特性測定に用いる半導体ウェハープローバー用ス

## 〔従来の技術〕

半導体圧力センサの場合、シリコンウェハー上に形成された各チップの圧力感度特性を測定する際には従来シリコンウェハーから各チップに分離し、システムに組立ててから測定していた。第2図は従来の方法で、各チップの圧力感度特性を測定する時の構造を示す断面図である。すなわちシリコンウェハーから分離されたチップ21を圧力導入用の穴開けをした熱ストレス緩和の目的で使用する穴開きガラス22に気密接合させ、穴開きシステム23に接着剤24を用いて気密接着する。次に穴開きシステム23の外部端子25に、チップ21からu線あるいはa線26を用いてポンディングする。次にポート付キャップ27を穴開きシステム23に気密封止する。最後にポート28より圧力を加えて、圧力感度特性を測定していた。さらには、恒温槽中に製品をセットし、温度調節することによって圧力感度の温度特性を測定していた。

## 〔発明が解決しようとする問題点〕

ところが上述した従来の技術での圧力感度特性の測定ではシリコンウェハーからチップ21を分離し、穴開きシステム23に組立ててから圧力を印加し測定しているので、ウェハー・プロセスが完了してから圧力感度特性を測定するまでに長時間を要し、また厄介な手数を要していた。さらには特性の悪いチップも組立ててしまうという欠点があった。しかも恒温槽中に製品をセットして圧力感度の温度特性を測定しているので、各々の製品に圧力を加えるための機構を備えた恒温槽が必要であるという欠点があった。

本発明の目的はウェハー状態で半導体圧力センサの圧力感度特性の測定を行う半導体ウェーハープローバー用ステージを提供することにある。

#### [問題点を解決するための手段]

本発明は内部を空洞化したウェーハープローバー用ステージ本体に、該空洞を外部から真空吸引する機構と、本体のステージ面に搭載される被測定半導体ウェハー上のチップ形成範囲に対応した位置に形成した前記空洞に連通する空孔を有する多

孔質の焼結金属体と、該多孔質焼結金属体とは別に前記ウェハーの面を吸引するための少なくとも1つ以上の吸着孔と、ステージ面上の温度を制御する温度制御機構を備えたことを特徴とする半導体ウェーハープローバー用ステージである。

#### [実施例]

以下に本発明の実施例を図によって説明する。

第1図は本発明の一実施例を示すウェーハープローバー用ステージの断面図である。図において、ウェーハープローバー用ステージ本体1の内部に空洞5が形成され、その表面にシリコンウェハー2を搭載するステージ面1aを有している。ステージ面1aにはシリコンウェハー2のダイアフラム部3が形成されている範囲に、前記空洞5に連通した空孔を有する多孔質の焼結金属体4が埋め込まれている。またステージ面1aにはダイアフラム部3以外のシリコンウェハー2の一部を吸着する吸着孔8を具備している。

さらに、ステージ面の温度調節を行うヒータ9と冷却管10とを有している。

図中6aは空洞5を真空源(図示略)に接続する配管差込口、6bは吸着孔8を真空源に接続する配管差込口である。なお、シリコンウェハー2の面を吸着させる吸着孔の数は必ずしも一個所に限られるものではない。

実施例において、例えば、半導体圧力センサの圧力感度特性を測定する場合、回路及びダイアフラムを形成したシリコンウェハー2をステージ面1aに搭載し、そのダイアフラム部3を焼結金属体4に位置合わせする。次に空洞5を通して真空引きすると、無数の空孔を有する焼結金属体4を介してダイアフラム部3に真空圧を供給することができる。吸着孔8は真空吸引することによりシリコンウェハー2をステージ面1aに定着させるためのものである。

以上のようにして、ダイアフラム部3に真空圧を供給することができるので、等価的にダイアフラム部3の表面に圧力が加わったことと同じになる。一方、ヒータ9への通電あるいは冷却管10への媒体の送入によりステージ面1aの温度調節を行

って半導体圧力センサの圧力感度測定を行う。

#### [発明の効果]

以上述べたように、本発明によれば、半導体ウェハーをチップ分離して、システムに組立てることなく、ウェハー状態で半導体圧力センサの圧力感度特性が測定できる。またシリコンウェハーの回路形成及びダイアフラム形成が完了してから圧力感度特性を測定するまでの時間を短縮でき、しかも特性の悪いチップをウェハー段階で発見できる効果がある。さらに、恒温槽を用いることなくヒータを加熱したり冷却管に冷却媒体を流したりすることによりステージ表面の温度を変化させて半導体圧力センサの圧力感度の温度特性も測定できる効果を有するものである。

また、ダイアフラムに接する面は無数の空孔を有する焼結金属体であるため、チップの大きさが変わった場合でも、本ステージを変更することなく測定できる効果がある。

#### 4. 図面の簡単な説明

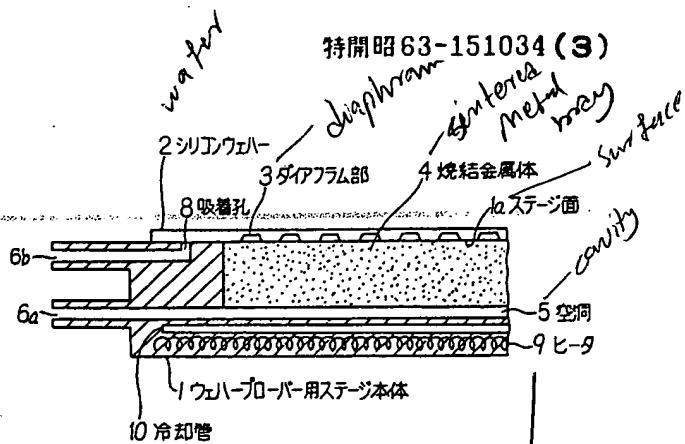
第1図は本発明の半導体ウェーハープローバー用

ステージの構造断面図、第2図は従来の方法で各チップの圧力感度特性を測定する時の構造断面図である。

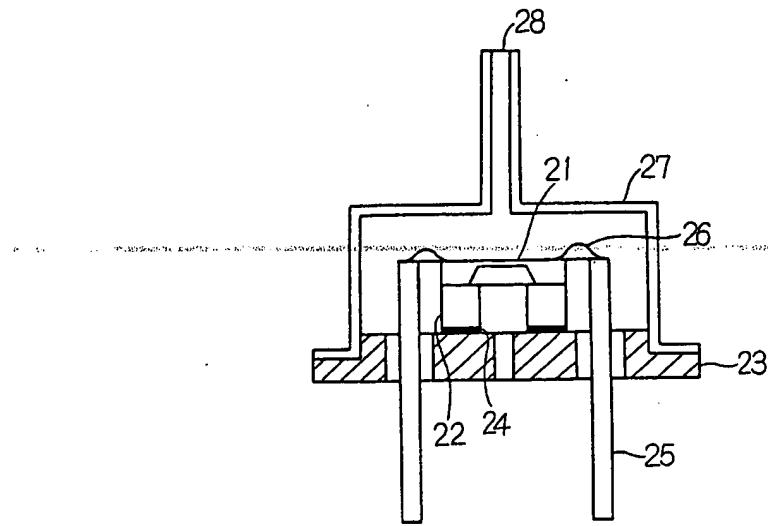
1 … 半導体ウェーハーフローバー用ステージ本体	
1a … ステージ面	2 … シリコンウェハー
3 … ダイアフラム部	4 … 焼結金属体
5 … 空洞	6a, 6b … 配管差込口
9 … ヒータ	10 … 冷却管

特許出願人 日本電氣株式会社

代 理 人 弁理士 菲 野



第1圖



## 第2図